

(19) 日本国特許庁 (J.P.)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

Prior Art:

Japanese unexamination

Patent Publication No.10-282156

特開平10-282156

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁶

識別記号

F I

G 0 1 R 15/20

G 0 1 R 15/02

B

H 0 1 F 38/28

H 0 1 F 40/06

審査請求 未請求 請求項の数3 書面 (全 5 頁)

(21) 出願番号

特願平9-126186

(22) 出願日

平成9年(1997)4月9日

(71) 出願人 597067736

山本 庸介

東京都狛江市猪方2丁目20番19号

(72) 発明者 山本 庸介

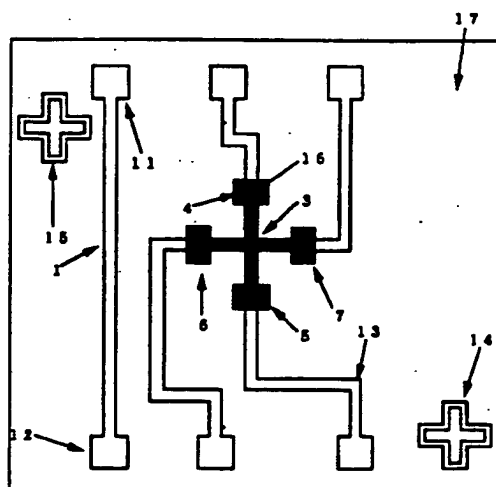
東京都狛江市猪方2丁目20番地19号

(54) 【発明の名称】 電流センサー

(57) 【要約】

【目的】 従来究めて高価であった高精度電流センサーを安価で信頼性の高いものにする。

【構成】 本特許は導体に流れる電流の大きさを測定するのに、電流の流れる導体と、電流によって発生する磁場を測定するホール効果素子を、1基板上に極めて近接して、しかも精度良く配置することによって、安定に電流を計測する電流センサーの構成法に関するものである。



【特許請求の範囲】

【請求項1】測定する電流を流す導体1、この導体1の直近に配置されたホール効果素子2、パターンの合わせマーク3が同一基板上に形成され、かつ、ホール効果素子2を形成する半導体膜のパターンと導体1のパターンとが合わせマーク3によって位置合わせされて形成されている事を特徴とする電流センサー。

【請求項2】測定する電流を流す導体1、この導体1の直近に配置されたホール効果素子2とが同一の半導体膜によって形成されたことを特徴とする電流センサー。

【請求項3】測定する電流を流す導体1、この導体1の直近に配置されたホール効果素子2、4とがあり、ホール効果素子2、4が導体1をはさんで対象の位置に配置されたことを特徴とする電流センサー。

【発明の詳細な説明】

【産業上の利用分野】本特許は集積回路技術によって形成した高精度な電流センサーに関するものである。

【従来技術】図1は、従来の電流センサーの構成例であって、1は測定すべき電流を流す電線、2は電流源、3はホール効果素子、4、5はホール効果素子のバイアス端子、6、7はホール効果素子のホール起電力出力端子、8は、電圧源である。図2は従来の別の電流センサーの構成例であって、1は測定すべき電流を流す電線、2は電流源、3はホール効果素子、4、5はホール効果素子のバイアス端子、6、7はホール効果素子のホール起電力出力端子、8は電圧源、9は磁気コア、10は磁気コアにあいたスリットである。従来この種の電流測定には、図1に示すように、電流を流す電線1の周囲に発生する磁場の強さをホール効果素子2によって測定し、結果として電流の強さをホール起電力と言う電圧の大きさに変換して測定する、と言う手法がよく知られている。しかし図1の様な方法では、電線1とホール効果素子2の距離のわずかなずれによって、出力電圧の大きさが大きく変化してしまう、という欠点を有していた。そこで図2の様に、一部にスリットの開いた磁気コアに電線を貫通させ、この電線に測定すべき電流を流した時に、磁気コアのスリットに発生する磁場の強さ（磁束密度）をスリットに挿入したホール効果素子によって測定するという回路が考案された。この様にすることによって、電線1がコアに挿入されていれば、その位置に関係なく、安定した、電流計測が可能となり、広く用いられている。

【発明が解決しようとする課題】しかし、この図2のような従来型電流センサーは、上記したように電線、磁気コア、ホール効果素子と言う3つのディスクリート部品を組合わせて組み立てる必要があったので、部品材料費用、組み立て費用等が高額となり、低価格化を妨げていた。またホール効果素子には磁場の強さがゼロの場合にも、多少のオフセット電圧が発生してしまうという問題がある。従来はこれを除去するために、後段の増幅回路

の回路定数の調整に、熟練を要する調整を行っていたために、低価格化を妨げる要因の一つとなっていた。また、此のために集積回路化の妨げにもなっていた。

【課題を解決するための手段】本特許ではこのような問題を解決するために、電線とホール効果素子を集積回路技術を用いて、1基板上に精密に位置合わせして形成することによって、高精度、低価格な電流センサーを実現しようとしたものである。

【作用】このような構成にすることによって、今まで手作業で精密な位置合わせを行わなければならなかった図1の磁気回路を、簡単にサブミクロンオーダーの位置合わせされた形で製造でき、かつ大量に一括して形成できるので極めて高精度で安価な電流センサーを得ることが出来る。また、複数のホール効果素子を集積することによって、従来問題となっていた、電流が流れない場合に、ホール効果素子から発生するオフセット電圧を相殺出来るので、電子回路部での微妙な調整が不要となるため、さらに高精度、安価格化を実現できるものである。また、この電流センサーを半導体基板上に作成すれば、同一基板上に、集積回路技術を用いてオペアンプや制御用デジタル回路などを搭載出来るので、さらに高精度で様々な機能を兼ね備えた電流センサーを得ることが出来る。

【実施例】図3は本特許電流センサーの1実施例であって、1は測定すべき電流を流す配線、3はホール効果素子、4、5はホール効果素子のバイアス端子、6、7はホール効果素子のホール起電力出力端子、11は配線1の電流流入端子、12は配線1の電流流出端子、13はこれらをつなぐ配線、14はX座標合わせマーク、15はY座標合わせマーク、16はコンタクト穴、17は基板である。また図4は図3の中心付近の横方向断面図であって、18、19はシリコン酸化膜などの絶縁膜である。図3の様な構造を製造する手法は、公知の集積回路技術を組み合わせることによって容易に実現できるが、以下に概略を説明する。例えば、まず基板17としてシリコン単結晶ウエハーを用い、全面にシリコン酸化膜等の絶縁膜を形成する。次にこの上にポリシリコン膜を堆積した後、ホール効果素子3のパターンと合わせマーク14、15のパターンを、このポリシリコン膜によって形成する。次にこの上に別の絶縁膜を基板上全面に堆積した後、コンタクト穴16を形成する。次に基板上全面にアルミニウム薄膜を堆積した後、測定すべき電流を流す配線1、配線1の電流流入端子11、配線1の電流流出端子12、これらをつなぐ配線13、ホール効果素子用端子などのパターンを一括して形成する。この配線パターン形成時には、ホール効果素子3の形成時に同時に形成した合わせマーク14、15等を基準にして、パターン合わせを行ってゆく。このパターン合わせでは現代の集積回路技術を用いれば±0.1μm程度の高精度な合わせ精度が容易に実現できる。このような手法を積

み重ねることによって、図3の様な構造を容易に実現できる。この様な構成になっているので、配線1に電流を流すとき、この配線の周囲にはこの電流の強さに比例した強さの磁場が発生する。従ってホール効果素子3のホール出力端子6、7からは、この電流の強さに比例した電圧出力が得られる。この磁場の強さは、配線1からホール効果素子までの距離の二乗に反比例するので、この距離のバラツキがそのまま電力測定精度に影響するが、図3の様な構造を上記のような製法で作るれば、この距離の精度はパターン露光機の合わせ精度0.1 μ m程度におさまっている。例えばこの距離が10 μ mならば1%程度の誤差、100 μ mならば0.1%程度の精度におさえることが出来る。距離が大きくなればなるほど、この位置合わせ精度による誤差は小さくなるが、逆に信号の絶対値も小さくなるので、最終的にはこの信号を増幅するアンプの精度との間で最適設計を行う必要がある。このような電流センサーを構成するにあたり、上記ではホール効果素子としてポリシリコンを用いることを念頭において説明を行ってきたが、基板1として半導体を用い、いわゆる拡散抵抗構造としても同様な効果を得ることが出来ることは明らかである。また、電流の大きさがそれほど大きくない場合には、配線1の材料としてホール効果素子と同じ材料のポリシリコンや拡散抵抗を用いれば、位置合わせ精度は、露光装置の合わせ精度に依存せず、専ら1枚のマスキ内のパターン形成時におけるパターン相互の位置精度と言う、さらに小さな誤差とすることも可能である。また、小さな電流を測定する場合の感度向上策として、配線1とホール効果素子2の距離をできるだけ近づけることが効果的と考えられる。これを実現するために、配線1として集積回路で言ういわゆる、第1層配線以外の層、例えば第2層配線を用いると、配線1とホール効果素子はさらに接近させることが出来るので、感度の向上が見込める。ただし上記したような、精度とのトレードオフが生じる。またホール効果素子は、磁場の強さゼロの時に多少の電圧が発生してしまう、いわゆるオフセット電圧の問題を

【発明が解決しようとする課題】において指摘したが、本発明によれば、図5の様に同一基板上に2つのホール効果素子をおくことによって、お互いのオフセット電圧を相殺させることが可能となる。この2つのホール効果素子をどのように配置するかはいろいろと考えられるが、たとえば、図5のようにその各々が配線1に対して対称の位置に配置すれば、電流がゼロの場合には、ホール効果素子のオフセット電圧は、同じ方向にほぼ同じ大きさで発生するので、お互いにキャンセルしあい、差の電圧はゼロになる。一方、電流が流れて磁場が発生した場合には、反対のホール起電力が発生するので、結局、オフセット電圧をなくした状態で、電流に比例した差分電圧を得ることが出来る。

【発明の効果】以上説明したように、本特許の構成による電流センサーを用いれば、電流を流す配線と、磁場を測定するホール効果素子を、極めて精密に位置合わせできるので、精密で安定した電流計測が行える。また全てを集積回路製造技術によって作成できるので、通常のICと同じく1回の製造工程で極めて多量の電流センサーチップを精度良く製造出来る。また、ホール効果素子の特性ばらつきによるオフセット電圧の問題を、2つのホール効果素子を組み合わせることによって、極めて小さな値にすることが可能となる。また、本特許電流センサーを半導体基板上に作成し、かつ同一基板上に形成したオペアンプや制御回路と組み合わせれば、任意の増幅率で安定に増幅したり、増幅度を切り替えたりできるので、高い機能を兼ね備えた電流センサーを構成することも可能となる。従って、高精度、高機能、かつ安価な電流センサーを作成することが出来る。

【図面の簡単な説明】

【図1】

【図2】は従来の電流センサーの構成例、

【図3】は本特許の一実施例である。

【図4】は本特許の第1の実施例図3の中心部横方向の断面図である。

【図5】は本特許の第2の実施例、

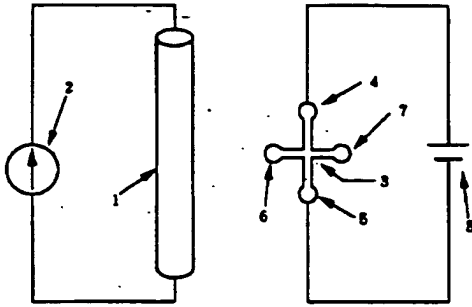
【図6】は第2の実施例図5の中心部横方向の断面図である。

【符号の説明】

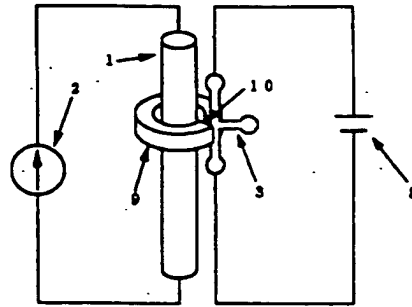
- 1 計測すべき電流を流す導体
- 2 電流源
- 3 ホール効果素子
- 4 ホール効果素子のバイアス端子
- 5 ホール効果素子のバイアス端子
- 6 ホール効果素子のホール起電力出力端子
- 7 ホール効果素子のホール起電力出力端子
- 8 電圧源
- 9 磁気コア
- 10 磁気コアに開いたスリット
- 11 配線1の電流流入端子
- 12 配線1の電流流出端子
- 13 配線
- 14 X座標合わせマーク
- 15 Y座標合わせマーク
- 16 コンタクト穴
- 17 基板表面
- 18 絶縁膜1
- 19 絶縁膜2

である。

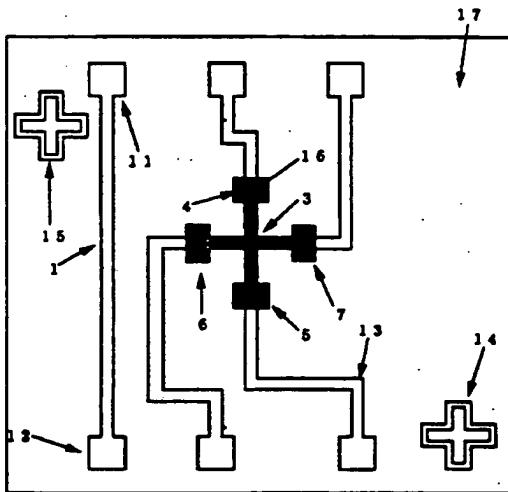
【図1】



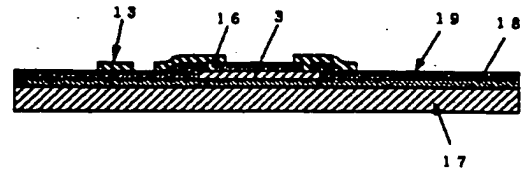
【図2】



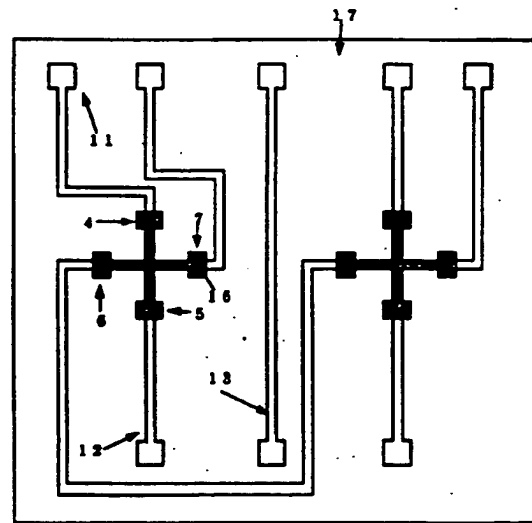
【図3】



【図4】



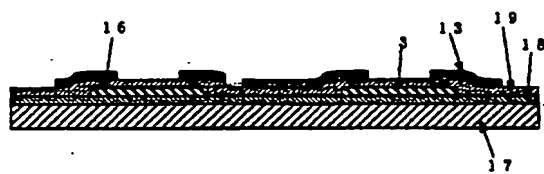
【図5】



(5)

特開平10-282156

【図6】



(5)

特開平 10-282156

【図6】

